

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: 02228168 A

(43) Date of publication of application: 11.09.80

(51) Int. Cl

**H04N 1/04****H04N 1/40**

(21) Application number: 01048912

(71) Applicant: CANON INC

(22) Date of filing: 28.02.89

(72) Inventor: HASEGAWA SHIZUO

(54) DOCUMENT READER

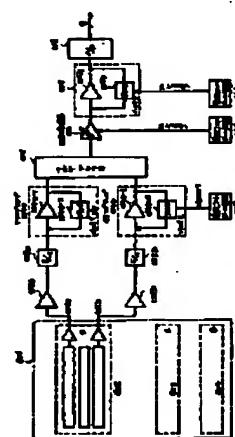
the deterioration of image.

(57) Abstract

COPYRIGHT: (C)1990,JPO&amp;Japio

**PURPOSE:** To prevent the deterioration of image by providing level correcting means before and after a synthesizing means which synthesizes outputs of channels into a series signal, eliminating the level difference between channels, and adapting the output to a required level of an A/D converter.

**CONSTITUTION:** The DC level of the dark output part of an odd picture element signal 101a is clamped at about 0V by a clamp amplifier 104a. An even picture element signal 101b is set to such reference level by a clamp amplifier 104b and a voltage control circuit 109, to which data is set by a CPU, that the offset level difference between odd and even picture element signals is eliminated. Both signals are multiplexed to a series picture element signal of one line by a multiplexer 105, and this signal has the white level set to a maximum value of the dynamic range of an A/D converter 108 by a variable amplifier 106 and has the dark level set to a minimum range by a clamp amplifier 107. Thus, the level difference between outputs is eliminated to adapt levels to the range of the A/D converter, thereby preventing



## ⑫ 公開特許公報 (A)

平2-228168

⑬ Int. Cl. 5

H 04 N 1/04  
1/40識別記号 103 Z G  
序内整理番号 7037-5C  
6940-5C

⑭ 公開 平成2年(1990)9月11日

審査請求 未請求 請求項の数 1 (全12頁)

## ⑮ 発明の名称 原稿読取装置

⑯ 特 願 平1-48912

⑯ 出 願 平1(1989)2月28日

⑰ 発明者 長谷川 静男 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
 ⑱ 出願人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号  
 ⑲ 代理人 弁理士 丸島 儀一

## 明細書

## 1. 発明の名称

原稿読取装置

## 2. 特許請求の範囲

複数の電荷転送チャネルと、各電荷転送チャネルごとに別々の出力部を有するマルチチャネル型イメージセンサと、各電荷転送チャネルの出力信号レベルの一方を基準レベルに補正する第1の補正手段と、他方の信号レベルを前記基準レベルに対して可変できる第2の補正手段と、前記両画素信号をイメージセンサの受光部の配列順と同一に合成する合成手段、合成手段によって合成された画素信号を增幅する可変增幅手段と、可変增幅手段の出力信号を任意のレベルに補正する第3の補正手段を備えたことを特徴とする原稿読取装置。

(明細書)

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は原稿読取装置に関し、特に、複数チャネルによって電荷を転送するマルチチャネル型イメージセンサを用いた原稿読取装置に関する。

## 〔従来の技術〕

第7図は従来の原稿読取装置を示す。

図において、901は3ラインカラーCCDイメージセンサで、デュアルチャネル型CCDイメージセンサ902～904よりなり、奇数画素と偶数画素の電荷を別々に転送するようになっており、センサエレメント上には、R、G、Bの有機色分解フィルタが配置してある。71a、71bはバッファアンプ、72a、72bはイメージセンサの出力信号V...、V...中に含まれるリセットノイズを除去するためのサンプルホールド回路(S/H)、73a、73bは白板読取時の出力信号V...、V...のレベルを調整する可変増幅器、74a、74bは出力信号

$V_{osA}$ ,  $V_{osB}$  のレベル差を補正し、所定のレベル、例えば、GND (= 0 V) レベルにクランプするクランプアンプ、75a, 75b は出力信号  $V_{osA}$ ,  $V_{osB}$  を増幅、クランプした信号をデジタルデータに変換するA/D変換器、76 はデジタル値に変換された出力信号  $V_{osA}$ ,  $V_{osB}$  を1画素ごとに切り替えて本来の1ラインの読み取り信号に変換するセレクタ回路である。

第9図は第7図に示す3ラインカラーCCDイメージセンサ901の構成を示す。

図において、91は受光部で、入射する光量に応じて光電変換を行うものである。この受光部91のCCDセンサエレメント上にR, G, Bの色分解フィルタをオンウエハで配設してある。92, 93はトランスマニアゲートであり、受光部91で蓄えられた電荷をシフトゲートパルス $\phi_{rg}$ に応じてCCDシフトレジスタ94, 95に転送するものである。受光部91の偶数の画素に蓄積された電荷は、各トランスマニアゲート93により偶数画素用の各CCDシフトレジスタ95に転送

OSAR, OSBR, OSAG, OSBG, OSAB, OSBB は信号出力端子、 $\phi_{RAR}$ ,  $\phi_{RBR}$ ,  $\phi_{RAG}$ ,  $\phi_{RBG}$ ,  $\phi_{RAB}$ ,  $\phi_{RBB}$  はリセットパルス端子、 $\phi_{1R}$ ,  $\phi_{1G}$ ,  $\phi_{1B}$ ,  $\phi_{2R}$ ,  $\phi_{2G}$ ,  $\phi_{2B}$  はCCDシフトレジスタクロック端子、 $\phi_{1FR}$ ,  $\phi_{2FR}$ ,  $\phi_{1FG}$ ,  $\phi_{2FG}$ ,  $\phi_{1FB}$ ,  $\phi_{2FB}$  はCCDシフトレジスタ最終段クロック端子、 $\phi_{TGR}$ ,  $\phi_{TGG}$ ,  $\phi_{TGB}$  はトランスマニアゲートクロック端子、ODR, ODG, ODB はソースフォローアンプドレイン端子である。

このように構成されたカラーイメージセンサ901において、受光部91に入射された光は、光量に比例した電荷に変換され、この電荷はシフトゲートパルス $\phi_{rg}$ によってCCDシフトレジスタ95, 94へ偶数画素、奇数画素別に別々に転送され、次に、駆動クロック $\phi_1$ ,  $\phi_2$ に従って、第2図に示すタイミングにより、1ビットずつ出力ゲート96を介してFDAに出力され、そのFDAの出力容量部97a, 97bにおいて

され、他方、受光部91の奇数の画素に蓄積された電荷は、各トランスマニアゲート92により奇数画素用の各CCDシフトレジスタ94に転送される。CCDシフトレジスタ94, 95は、受光部91側から送り込まれてきた電荷を出力部へCCD転送(完全転送)し、駆動クロック $\phi_1$ , ( $\phi_{1R}$ ,  $\phi_{1G}$ ,  $\phi_{1B}$ ,  $\phi_{2R}$ ,  $\phi_{2G}$ ,  $\phi_{2B}$ )と $\phi_2$ , ( $\phi_{1R}$ ,  $\phi_{1G}$ ,  $\phi_{1B}$ ,  $\phi_{2R}$ ,  $\phi_{2G}$ ,  $\phi_{2B}$ )により2相駆動されている。96は出力ゲートであり、電荷を各CCDシフトレジスタ94, 95から出力容量部97a, 97bに送り込むものである。97a, 97bは出力容量部で、転送された電荷を電圧に変換するものである。98a, 98bは2段のソースフォローアンプで、出力インピーダンスを下げ、出力信号にノイズが乗らないようにするものである。

出力容量部97a, 97bとソースフォローアンプ分98a, 98bによりFDA(Floating Diffusion Amplifier)を構成している。

電荷出力が電圧に変換され、ついで、2段のソースフォローアンプ98a, 98bおよび各出力端子OSA, OSBを介して出力される。

受光部91に光を与えない状態において、偶数と奇数のCCDシフトレジスタ95, 94にかかる電位が若干違うため、出力端子OSA, OSBから出力される暗出力レベルが異なる。

しかし従来の原稿読み取り装置は、出力信号 $V_{osA}$ ,  $V_{osB}$ を別々の処理系によって増幅、DCクランプ、A/D変換の信号処理を行い、出力信号 $V_{osA}$ ,  $V_{osB}$ 間のレベル差を除去した後に、デジタル的に1画素ごとにマルチプレクスすることにより、読み取り時の1ラインの画像信号を得るようにしたので、可変増幅器、A/D変換器が2系統必要となり、装置のコストダウンに限界があった。

そこで、第8図に示す様な構成が考えられる。

図において、901は第7図と同一部分を示す。本実施例において、各R, G, BのCCDイメージセンサの出力信号の信号処理系は同一の

回路構成であるので、RのCCDイメージセンサについて説明する。

802a, 802bはバッファアンプで、各々R-CCDイメージセンサ902の奇数画素信号801aおよび偶数画素信号801bを受けてインピーダンス変換を行うものである。803a, 803bはサンプルホールド回路(S/H)で、時系列的に出力されてくるR-CCDイメージセンサ902の奇数画素信号801a, 偶数画素信号801bに含まれるリセットノイズを除去するものである。804a, 804bは補正手段としてのクランプアンプで、各々、増幅器804a-1, 804b-2とクランプ回路804a-2, 804b-2により構成され、クランプアンプ804aは、サンプルホールド回路803aでリセットノイズが除去された奇数画素信号のDCオフセットレベルを0Vにクランプし、クランプアンプ804bはサンプルホールド回路803bでリセットノイズが除去された偶数画素信号のDCオフセットレベルをクランプアンプ804a

DCオフセット補正されたシリアル画素信号であるアナログ画素信号をデジタル画素信号に変換するものである。

次に、R-CCDイメージセンサ902を例に動作を説明する。

センサ902のCCDの構造がデュアルチャンネル型であってセンサ画素91の奇数と偶数の電荷を別々のCCDシフトレジスタ94, 95により転送を行っているので、奇数, 偶数のCCDシフトレジスタ94, 95の電位の違いにより、奇数画素と偶数画素の出力DCオフセットレベルに違いが生じている。

奇数, 偶数画素間の出力DCオフセットレベルに差を有するR-CCDイメージセンサ902の出力信号801a, 801bは、バッファアンプ802a, 802bによりインピーダンス変換された後、サンプルホールド回路803a, 803bに入力される。この入力された信号はサンプルホールド回路803a, 803bにより、第2図(8), (9)に示すタイミングにより、サンプ

と同一レベル(0V)にクランプするものである。805は合成手段としてのマルチブレクサで、クランプアンプ804a, 804bから奇数画素信号と偶数画素信号とを入力とし、順次第2図(10)に示すタイミングで、奇数画素(ODD)信号と、偶数画素(EVEN)信号とを切り換えて、第9図に示すようなR-CCDイメージセンサ902の受光部の画素配列順にシリアル画素信号を得るものである。

806は可変増幅手段としての可変増幅器で、マルチブレクサ805によって時系列的に出力されるシリアル画素信号の出力レベルをA/D変換器808のダイナミックレンジまで増幅するものである。808はクランプアンプで、可変増幅器806によりA/D変換器808のダイナミックレンジまで増幅されたシリアル画素信号のDCオフセットレベルをA/D変換器808の最低基準レベル、すなわち、0Vにクランプするものである。

A/D変換器808はクランプアンプ807で

ルホールドされ、入力信号に含まれるリセットノイズが除去され、その後、各々のクランプアンプ804a, 804bに入力される。

そして、クランプアンプ804a, 804bにより、R-CCDイメージセンサ902からの暗出力部のDC出力レベルと、所定の基準レベル0Vとが比較され、暗出力部のDCレベルが0Vにクランプされる。従って、奇数画素信号と偶数画素信号が同一基準レベルにクランプされ、サンプルホールド回路803a, 803bの出力信号に存在していた奇数画素偶数画素信号間のDCオフセットレベル差が除去される。

同一基準レベル(0V)にクランプされた奇偶両画素信号は、マルチブレクサ805により、第2図(10)に示すタイミングに基づいて奇数画素信号と偶数画素信号が、順次、切換選択され、1ラインの直列画素信号に合成される。マルチブレクサ805により合成された直列画素信号の配列は、受光部の画素配列順と同一である。マルチブレクサ805により合成された直列画素

信号は、可変増幅器 806 により増幅され、R-CCDイメージセンサ 902 により基準白色板が読み取走査された時に、出力レベルが A/D 変換器 808 のダイナミックレンジの最大値にほぼ近似される。そして、この可変増幅器 806 により白レベルでの A/D 変換器におけるダイナミックレンジの最大値に規制された R 信号は、クランプアンプ 807 により暗時の出力レベルが A/D 変換器 808 のダイナミックレンジの最低レベルになるようクランプされる。

このようにして A/D 変換器 808 のダイナミックレンジに対して最大値と最小値が規制された R 信号は、A/D 変換器 808 によりデジタル画信号に変換される。

以上、R-CCDイメージセンサについて説明したが、G-CCDイメージセンサ 903、B-CCDイメージセンサ 904 についても本質的に同様の動作であるので説明を省略する。

#### 〔発明が解決しようとしている問題点〕

ところが、前述した従来の原稿読み取装置では、

#### 〔問題点を解決するための手段〕

このような目的を達成するため、本発明は複数の電荷転送チャネルと、各電荷転送チャネルごとに別々の出力部を有するマルチチャネル型イメージセンサと、各電荷転送チャネルの出力信号レベルの一方を基準レベルに補正する第1の補正手段と他方の信号レベルを前記基準レベルに対して可変できる第2の補正手段と、前記両画素信号をイメージセンサの受光部の配列順と同一に合成する合成手段と、合成手段によって合成された画素信号を増幅する可変増幅手段と、増幅手段の出力信号を任意のレベルに補正する第3の補正手段を備えたことを特徴とする。

#### 〔実施例〕

以下に、図面を参照して本発明の実施例を詳細に説明する。

第1図は本発明の一実施例を示す。図においてカラーイメージセンサ 901 は第8図と同一部分を示す。

本実施例において、各 R, G, B の CCD

クランプアンプ 804a, 804b において同一基準レベル (0V) にクランプしようとしてもクランプアンプ 804a, 804b のクランプ精度によるクランプレベルのバラツキ、及びマルチブレクサ 805 のマルチブレクス時の各チャネル間のオフセット誤差等によってマルチブレクス後の偶奇画素間にオフセットレベルに若干の差が発生してもマルチブレクス後の可変増幅器 806、クランプアンプ 807 により若干のオフセットレベルの差が増幅拡大され A/D 808 による A/D 後データにオフセットレベル差として現われてしまう。

又、偶奇画素間にオフセットレベル差が生じるため、クランプアンプ 807 により A/D 前で A/D 変換器 808 の基準最低レベルにクランプしようとしても誤差を生じ、目的レベルにクランプできなくなってしまう。

本発明の目的は、上記のような問題点を解決し、画像の劣化を防止できる原稿読み取装置を提供することにある。

イメージセンサの出力信号の信号処理系は同一の回路構成であるので R の CCD イメージセンサについて説明する。

102a, 102b はバッファアンプで、各々 R-CCD イメージセンサ 902 の奇数画素信号 101a および偶数画素信号 101b を受けてインピーダンス変換を行うものである。103a, 103b はサンプルホールド回路 (S/H) で、時系列的に出力されてくる R-CCD イメージセンサ 902 の奇数画素信号 101a, 偶数画素信号 101b に含まれるリセットノイズを除去するものである。

104a, 104b は補正手段としてのクランプアンプで、各々、増幅器 104a-1, 104b-1 とクランプ回路 104a-2, 104b-2 により構成され、クランプアンプ 104a は、サンプルホールド回路 103a でリセットノイズが除去された奇数画素信号の DC オフセットレベルを基準レベル  $V_{ref} = 0V$  にクランプし、クランプアンプ 104b はサンプルホールド

回路 103b でリセットノイズが除去された偶数画素信号の DC オフセットレベルを電圧コントロール回路 109 より出力される基準レベル  $V_{\text{bottom}}$  にクランプするものである。

105 は合成手段としてのマルチブレクサで、クランプアンプ 104a, 104b からの奇数画素信号と偶数画素信号とを入力とし、順次第 2 図 (10) に示すタイミングで奇数画素 (ODD) 信号と、偶数画素 (EVEN) 信号とを切り換えて、第 9 図に示すような R-CCD イメージセンサ 902 の受光部の画素配列順にシリアル画素信号を得るものである。

106 は可変増幅手段としての可変増幅器で、マルチブレクサ 105 によって時系列的に出力されるシリアル画素信号の出力レベルを A/D 変換器 108 のダイナミックレンジまで増幅するものであり、電圧コントロール回路 110 より出力されるコントロール電圧  $V_{\text{cont}}$  によって増幅度が変化する電圧制御増幅器 (Voltage Control Amplifier: VCA) によって構成されている。

CPU 設定データ	出力電圧
00	$-V_{\text{bottom}} / 128$ [V]
↓	↓
80	0 [V]
↓	↓
FF	$+V_{\text{bottom}} / 128$ [V]

なる出力電圧が出力される。

電圧コントロール回路 110 と 111 は構成が同一であるので説明は電圧コントロール回路 110 で代表される。

電圧コントロール回路 110 は電圧コントロール回路 109 と同様に 8 ビットの乗算型 D/A 変換器 110a、オペレーションアンプ 110b から構成され (第 4 図)、乗算型 D/A 変換器 110a のレフアレンス入力  $V_{\text{ref}}$  の値を CPU の設定データ値に従い、2 象限乗算され、例えば

CPU 設定データ	出力電圧
00	0 [V]
↓	↓
80	$-V_{\text{bottom}} / 128$ [V]
↓	↓
FF	$-V_{\text{bottom}}$ [V]

なる電圧を  $V_{\text{cont}}$ ,  $V_{\text{bottom}}$  として出力する。

107 はクランプアンプで、可変増幅器 106 により A/D 変換器 108 のダイナミックレンジまで増幅されたシリアル画素信号の DC オフセットレベルを電圧コントロール回路 111 のコントロール電圧  $V_{\text{cont}}$  に従い A/D 変換器 108 の最低基準レベル  $V_{\text{bottom}}$  (本実施例では  $V_{\text{bottom}} = 0$  V) にクランプするものである。A/D 変換器 108 はクランプアンプ 107 で DC オフセット補正されたシリアル画素信号であるアナログ画素信号をデジタル画素信号に変換するものである。

ここで電圧コントロール回路 109, 110, 111 について説明する。

第 3 図によれば、電圧コントロール回路 109 は 8 ビットの乗算型 D/A 変換器 109a、オペレーションアンプ 109b, 109c 及び抵抗  $R$ ,  $2R$  で構成されており、乗算型 D/A 変換器 109a のレフアレンス入力  $V_{\text{ref}}$  の値を図示されていない CPU の設定データ値に従い 4 象限乗算され、例えば

ここで電圧コントロール回路 110 と 111 との相違は、電圧コントロール回路 110 が電圧制御増幅器 (VCA) 106 の制御電圧  $V_{\text{cont}}$  を作っているのに対し電圧コントロール回路 111 がクランプアンプ 107 のクランプすべきクランプレベルの設定値を制御しており、このクランプレベルは A/D 変換器 108 の最低基準レベル  $V_{\text{bottom}}$  とほぼ一致している。よって電圧コントロール回路 110, 111 の乗算型 A/D 変換器 110a のレフアレンス入力  $V_{\text{ref}}$  は各自制御する電圧に従い異なっている。

次に、R-CCD イメージセンサ 902 を例に動作を説明する。

センサ 901 の CCD の構造がデュアルチャネル型であってセンサ画素 91 の奇数と偶数の電荷を別々の CCD シフトレジスタ 94, 95 により転送を行っているので、奇数、偶数の CCD シフトレジスタ 94, 95 の電位の違いにより、奇数画素と偶数画素の出力 DC オフセットレベルに違いが生じている。

奇数、偶数画素間の出力DCオフセットレベルに差を有するR-CCDイメージセンサ902の出力信号101a, 101bは、バッファアンプ102a, 102bによりインピーダンス変換された後、サンプルホールド回路103a, 103bに入力される。この入力された信号はサンプルホールド回路103a, 103bにより、第2図(8), (9)に示すタイミングにより、サンプルホールドされ、入力信号に含まれるリセットノイズが除去され、その後、各々のクランプアンプ104a, 104bに入力される。

そしてクランプアンプ104aによりR-CCDイメージセンサ902からの暗出力部のDC出力レベルと、所定の基準レベル $V_{...}=0V$ とが比較され、暗出力部のDCレベルがほぼ0Vにクランプされる。

R-CCDイメージセンサ902のもう一方の出力信号はクランプアンプ104bによりクランプアンプ104aと同様に基準レベル $V_{...}$ にクランプされるが、この際、基準レベル $V_{...}$ は

マルチブレクサ105により合成された直列画素信号は可変増幅器106により増幅され、R-CCDイメージセンサ502により基準白色板が読み取走査された時に、出力レベルがA/D変換器108のダイナミックレンジの最大値にほぼ近似される。

ここで、可変増幅器106の増幅度の設定は後述するクランプアンプ107でR-CCDイメージセンサ502の暗時の出力レベルがA/D変換器108のダイナミックレンジの最低レベルになる様に調整された後、基準白色板を読み取り、A/D変換器108の出力データを図示されていないCPUによって読み取り、出力データがA/D変換器108のダイナミックレンジの最大値FF<sub>h</sub>にほぼ近いレベルになる様に電圧コントロール回路111にCPUからデータがセットされることにより行われる。

そしてこの可変増幅器106により白レベルのA/D変換器108におけるダイナミックレンジの最大値に規制されたR信号は、クランプアンプ

最終的にA/D変換器108でデジタル画素信号に変換されたCCD出力信号のODD/EVENの出力データの差を本実施例では図示していないCPUによって検出し、本実施例ではODD側のクランプアンプ104aの基準レベル $V_{...}$ が0Vに固定されているので、デジタル画素信号においてODD/EVENの差がなくなる様に図示されていないCPUが前記の検出値に従って電圧コントロール回路109にデータを設定し基準レベル $V_{...}$ を設定することにより、奇数画素信号と偶数画素信号間のDCオフセットレベル差が除去される。

奇偶画素間のDCオフセットレベル差が除去された奇偶両画素信号はマルチブレクサ105により、第2図(10)に示すタイミングに基づいて奇数画素信号と偶数画素信号が、順次、切換選択され、1ラインの直列画素信号に合成される。

マルチブレクサ105により合成された直列画素信号の配列は、受光部の画素配列順と同一である。

107により暗時の出力レベルがA/D変換器108のダイナミックレンジの最低レベルになる様にクランプされる。

ここで、クランプアンプ107のクランプレベルの設定はクランプアンプ104a, 104bによりODD/EVENのレベル差が除去された後、暗時の出力レベルを図示されていないCPUで読み取り、電圧コントロール回路111にファイードバックすることにより制御電圧 $V_{cont}$ のレベルを上下させることによりA/D変換器108のダイナミックレンジの最低レベル $V_{bottom}$ に近似したレベルになるように調整される。

このようにしてA/D変換器108のダイナミックレンジに対して最大値と最小値が規制されたR信号は、A/D変換器108によりデジタル画信号に変換される。

以上、R-CCDイメージセンサについて説明したが、G-CCDイメージセンサ903, B-CCDイメージセンサ904についても本質的に同様の動作であるので説明を省略する。

なお、本実施例では、デュアルチャンネル型イメージセンサを用いた例を説明したが、デュアルチャンネル以上、例えば、クワドチャンネル等のマルチチャンネル型イメージセンサを用いても本質的に同様の作用効果を奏することができる。

#### <他の実施例1>

第5図は本発明の他の実施例を示す。

第1図の実施例と第5図の実施例との比較で言えば補正手段が相違する。すなわち、一実施例ではODD/EVEN間の出力レベルの違いを補正するために、クランプアンプ104aの基準レベル $V_{ref}$ を固定とし、クランプアンプ104bの基準レベル $V_{ref}$ を基準レベル $V_{ref}$ に対して可変としたが、本実施例では、クランプアンプ104aの基準レベル $V_{ref}$ も可変とし、そのための電圧コントロール回路112を新たに設けた。

この様に構成したので、第1図の実施例では、R-CCDイメージセンサからの暗出力部のDC

この様にしたので、本実施例の効果は第1図示の実施例のそれと本質的に相違しない。

#### <他の実施例2>

第6図に一実施例の他の実施例を示す。

第6図の実施例と第1図の実施例と比較すると、第1図の実施例ではODD/EVEN間の出力レベルの違いを補正するためにクランプアンプ104aの基準レベル $V_{ref}$ を固定とし、クランプアンプ104bの基準レベル $V_{ref}$ を基準レベル $V_{ref}$ に対して可変とし、ODD/EVENの出力レベルの差を完全に除去した後にマルチブレクサ105で奇偶両画素をR-CCDイメージセンサ902の画素配列と同一になる様に合成し、可変増幅器106、クランプアンプ107でA/D変換器108のダイナミックレンジの最大レベル $V_{top}$ と最小レベル $V_{bottom}$ の中に合成画素信号が入る様に増幅度とオフセットレベルを可変していた。

これに対し、本実施例では、クランプアンプ104a、104bは基準レベル $V_{ref}$ 、 $V_{ref}$

出力レベルが増幅器104a-1、104b-1により増幅され、クランプ回路104a-2、104b-2により所定のレベルにクランプされるが、その際、クランプ回路104a-2では固定基準レベル $V_{ref} = 0V$ にクランプされ、104b-2ではODD側の出力レベルに合致する様に基準レベル $V_{ref}$ を電圧コントロール回路109の制御電圧 $V_{cont}$ によって上下させてODD/EVENの出力レベル差が除去される。

他方、本実施例では、クランプ回路104a-2、104b-2の基準レベル $V_{ref}$ 、 $V_{ref}$ が各々可変であり、ODD/EVEN各々の最終出力レベルを図示されていないCPUが読み取り、ODD/EVEN別々に同一設定レベルになる様に電圧コントロール回路112、109をCPUが制御し、制御電圧 $V_{cont}$ 、 $V_{cont}$ によって各クランプ回路104a-2、104b-2の基準レベル $V_{ref}$ 、 $V_{ref}$ を可変することにより、ODD/EVENの出力レベル差が除去される。

を同一の設定レベル（実施例では $V_{ref} = V_{ref} = 0V$ ）としてクランプ動作を行いマルチブレクサ105、可変増幅器106、クランプアンプ107でODD/EVENの合成、A/D変換器108のダイナミックレンジレベルの調整終了後にオフセット可変増幅器113を設ける。

オフセット可変増幅器113は増幅器113a、第3、第4の電圧コントロール回路115、116及び電圧コントロール回路115、116の出力信号である $V_{cont}$ 、 $V_{cont}$ をODD/EVENの画素の配列に従って、切換え合成する第2のマルチブレクサ115から構成されており、電圧コントロール回路115、116の構成は前述した第3図の電圧コントロール回路109の構成と同一である。

さて、ODD/EVEN間の出力レベル差はA/D変換後のODD/EVENの出力データを図示されないCPUで読み取り、ODD/EVENの出力データの違いがなくなる様に各電圧コントロール回路115、116にデータを設定し、

各出力  $V_{cont1}$ ,  $V_{cont2}$  を第2図(10)のタイミング(マルチブレクサ105のODD/EVENの選択信号と同一)で切換、ODD/EVENの合成制御電圧  $V_{conts}$  を作り、増幅器113aのオフセットレベルをODD/EVEN別々に補正を行う。

この様にしたので、本実施例の効果は第1図の一実施例のそれと本質的に相違しない。

#### [発明の効果]

以上説明したように、本発明によれば、上記の様に構成したので電荷転送チャンネルの出力信号間に発生する出力レベル差を除去でき、かつA/D変換器のダイナミックレンジ、特に最小基準レベル( $V_{bottom}$ )に出力信号を適切に合わせることが可能となる効果がある。

#### 4. 図面の簡単な説明

第1図は本発明一実施例の原稿読取装置を示すプロック図、

第2図は第1図の各部のタイミングの一例を示すタイミングチャート図、

第3図は第1図の電圧コントロール回路109を示すプロック図、

第4図は第1図の電圧コントロール回路110, 111を示すプロック図、

第5図は本発明他の実施例の原稿読取装置を示すプロック図、

第6図は本発明の更に他の実施例の原稿読取装置を示すプロック図、

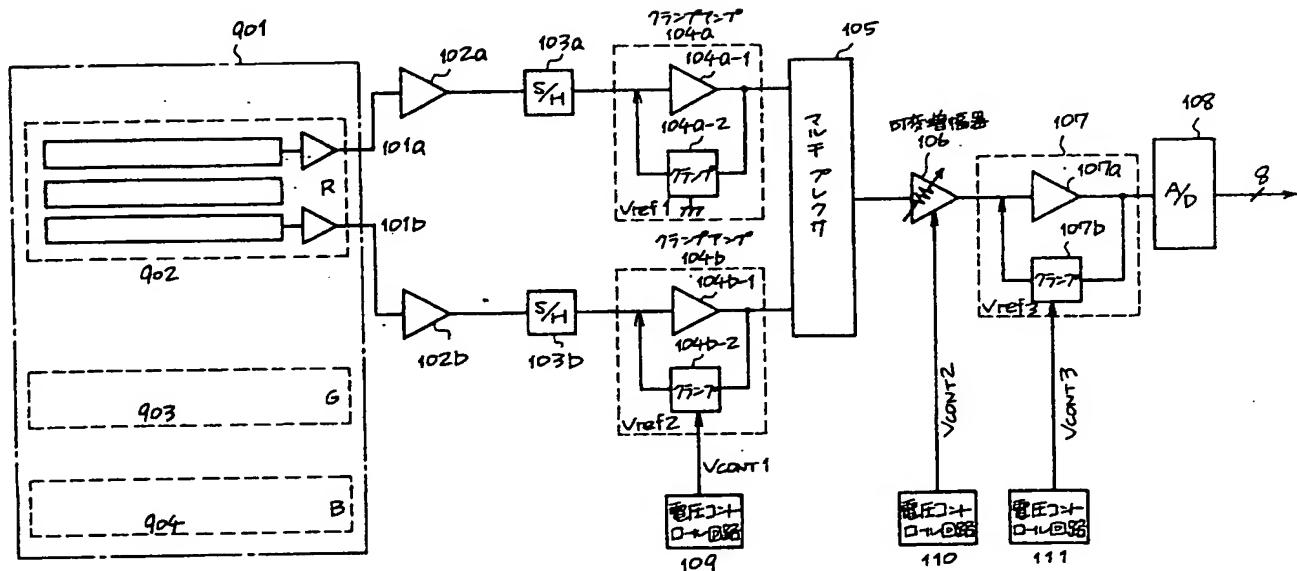
第7図及び第8図は従来の原稿読取装置を示すプロック図、

第9図は第7図及び第8図に示すイメージセンサの一例を示すプロック図であり、

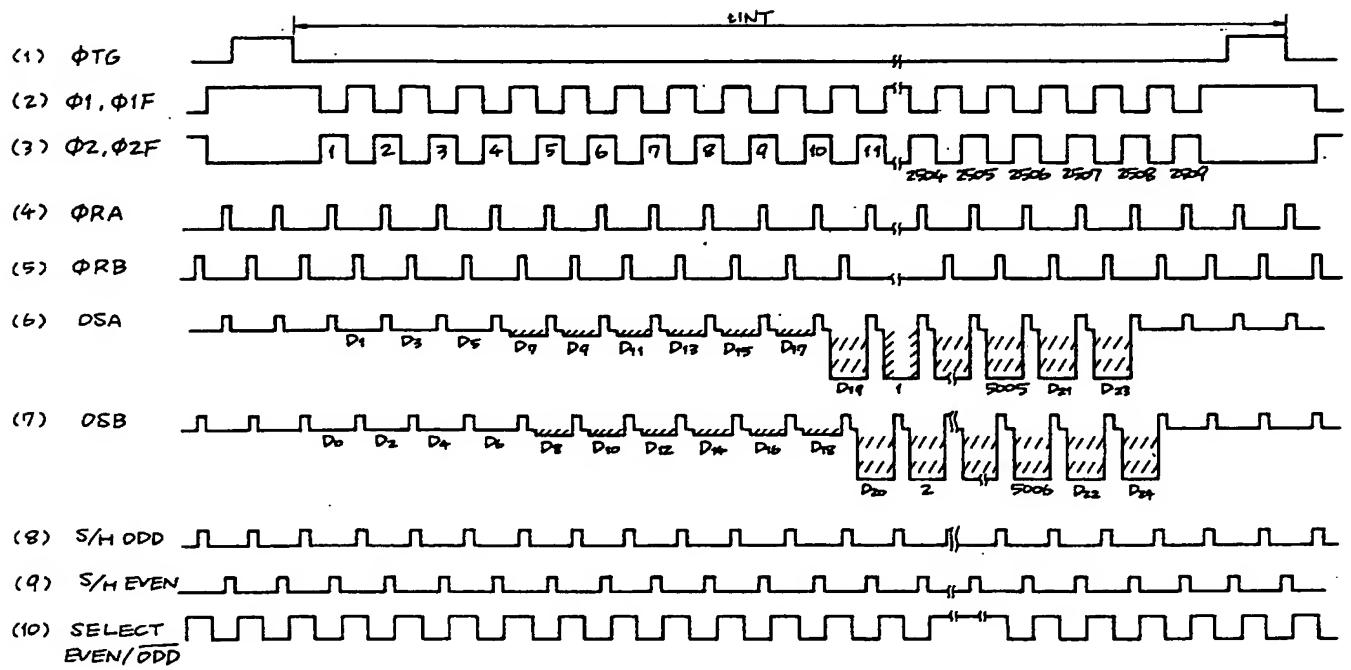
901はカラーイメージセンサ、104a, bはクランプアンプ、109, 110及び111は電圧コントロール回路、108はA/D変換器である。

出願人 キヤノン株式会社

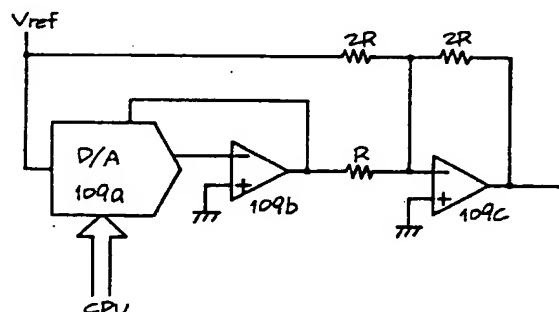
代理人 丸島儀一 



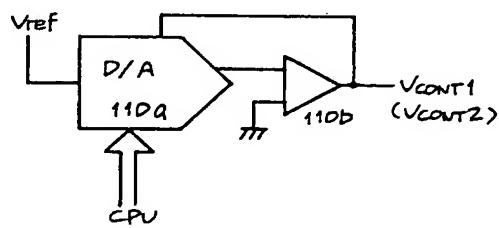
第1回



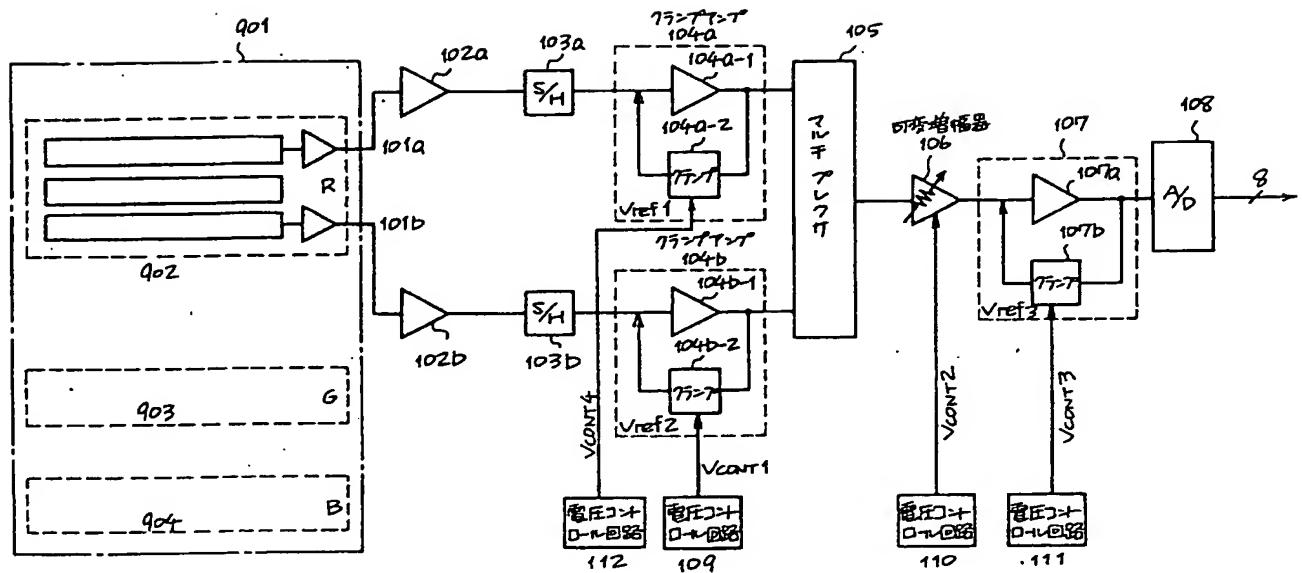
第 2 図



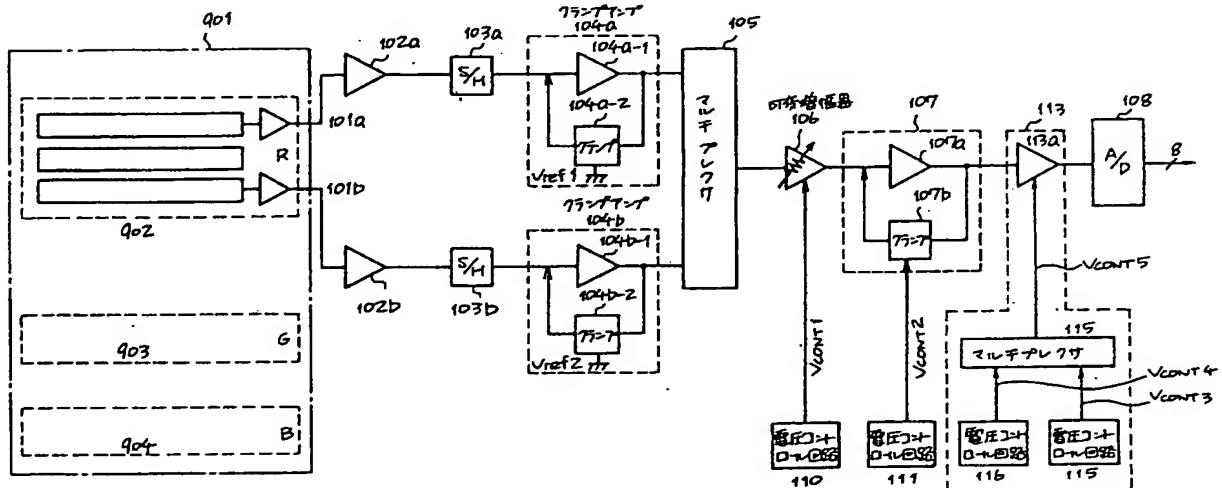
第 3 図



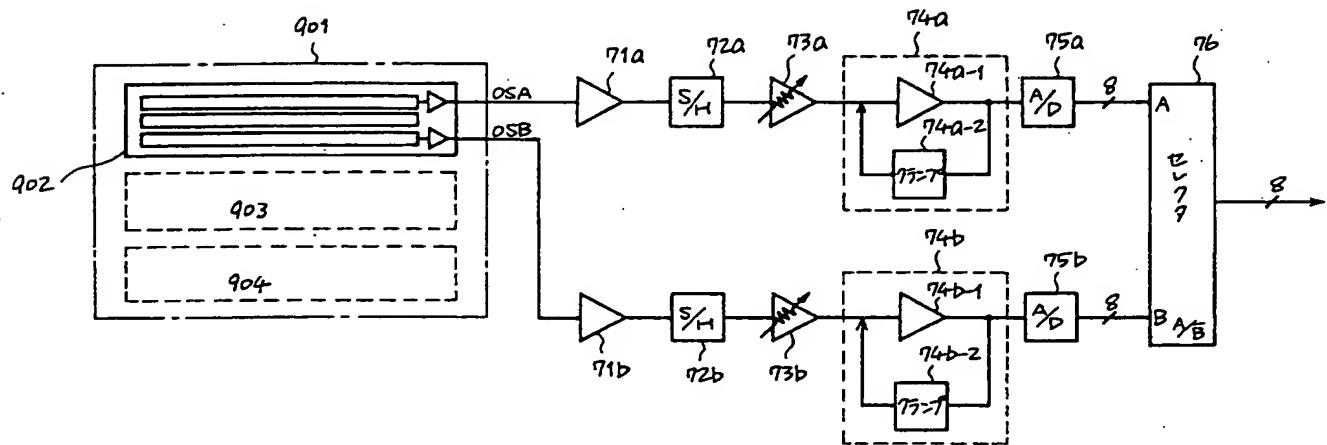
第 4 図



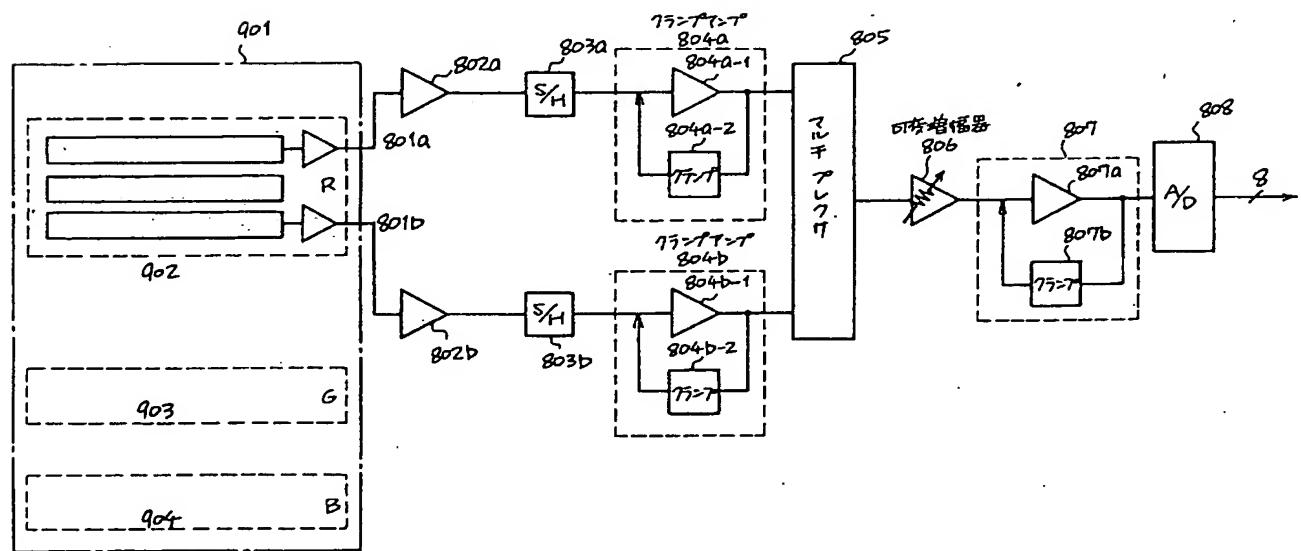
第 5 図



第 6 図



第7回



第8回

